

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-067326
(43)Date of publication of application : 10.03.1995

(51)Int.Cl. H02M 3/155
H02M 7/48
H05B 41/24
H05B 41/29

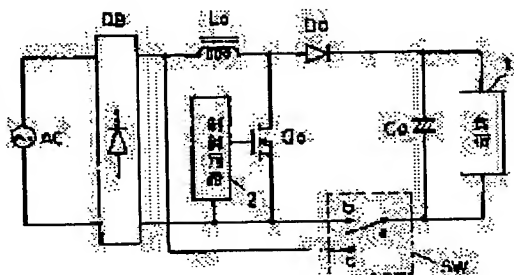
(21)Application number : 05-211982 (71)Applicant : MATSUSHITA ELECTRIC WORKS LTD
(22)Date of filing : 26.08.1993 (72)Inventor : SAKO HIROYUKI
MIKI NOBUKAZU

(54) POWER SUPPLY DEVICE

(57)Abstract:

PURPOSE: To provide a power supply device, which has the respective merits of the DC-DC converters of a step-up type chopper circuit method and a step-down type chopper circuit method, compensates for the mutual demerits and saves cost.

CONSTITUTION: The series circuit of an inductor L_o and a switching element Q_o is connected between the DC power supply and the first output terminal and the second output terminal of the DC power supply in parallel. One end of the circuit, wherein the diode D_o is connected to the parallel circuit of the capacitor C_o and a load 1, is connected to the connecting point of the inductor L_o and the switching element Q_o . A switching means SW, which switches whether the other end is connected to the first output terminal of the DC power supply or connected to the second output terminal, is provided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平7-67326
(43)【公開日】平成7年(1995)3月10日
(54)【発明の名称】電源装置
(51)【国際特許分類第6版】

H02M	3/155	H	8726-5H
		F	8726-5H
	7/48	E	9181-5H
H05B	41/24	L	9249-3K
		J	9249-3K
	41/29	C	9249-3K

【氏名又は名称】倉田 政彦

【構成】直流電源と、この直流電源の第1の出力端子と第2の出力端子の間にインダクタ L_0 とスイッチング素子 Q_0 の直列回路を並列的に接続し、コンデンサ C_0 と負荷1の並列回路にダイオード D_0 を直列接続した回路の一端を前記インダクタ L_0 とスイッチング素子 Q_0 の接続点に接続し、他端を前記直流電源の第1の出力端子に接続するか第2の出力端子に接続するかを切り換える切換手段SWを備える。

【請求項１】 直流電源と、この直流電源の第１の出力端子と第２の出力端子の間にインダクタとスイッチング素子の直列回路を並列的に接続し、コンデンサと負荷回路の並列回路にダイオードを直列接続した回路の一端を前記インダクタとスイッチング素子の接続点に接続し、前記コンデンサと負荷回路の並列回路にダイオードを直列接続した回路の他端を前記直流電源の第１の出力端子に接続するか第２の出力端子に接続するかを切り換える切換手段を備えることを特徴とする電源装置。

【請求項10】前記チョッパ回路のインダクタの値を可変とする手段は、負荷の変動に対して、直流電圧出力が安定し、且つ、入力電流の高調波歪を低減する方向にインダクタを可変としたことを特徴とする請求項7乃至9のいずれかに記載の電源装置。

【作用】図1の電源装置は、切換手段SWの接点a-b間をオンすると、図17に示した昇圧型チョッパ回路として動作し、接点a-c間をオンすると、図18に示した昇降圧型チョッパ回路として動作する。したがって、電源投入時には昇降圧型チョッパ回路として動作させることにより、突入電流を低減することができ、また、定常

動作時には、昇圧型チョッパ回路として動作させることにより、効率的に電力供給を行うことができる。

【0008】

【実施例】図1は本発明の一実施例の回路図である。この回路の特徴は、図17の昇圧型チョッパ回路のスイッチング素子 Q_0 とコンデンサ C_0 の低圧側を切り離し、スイッチング素子 Q_0 側を接点b、コンデンサ C_0 側を接点aとし、更にダイオードブリッジDBの出力端の高圧側を接点cとして、接点a, b, cの切換手段SWを設けたことである。この切換手段SWの切換により接点a-b間をオンすると、図17の昇圧型チョッパ回路を構成し、接点a-c間をオンすると、図18の昇降型チョッパ回路を構成する。つまり、1つの回路で切換手段SWにより、2つの異なったDC-DCコンバータ回路として使用できるものである。

【0009】図2に具体的な回路構成を示す。この回路では、切換手段SWをリレーRyの接点で構成したものであり、リレーRyの励磁コイルに電流が流れていなければ、共通接点Cと常閉接点NCの間がオンされる。したがって、交流電源ACが投入されたときは、共通接点Cと常閉接点NCがオンされており、昇降型チョッパ回路を構成している為に、突入電流が低く、また、コンデンサ C_0 の充電電圧も低い。次に、電源投入後、コンデンサ C_3 が抵抗 R_1 により充電され、コンデンサ C_4 が抵抗 R_2 により充電され、その電圧が抵抗 R_3 , R_4 の分圧によって決まる基準電圧を越えると、コンパレータCPの出力が反転してHighレベルとなり、リレーRyの励磁コイルに抵抗 R_5 を介して電流が流れて、共通接点Cと常開接点NOの間がオンとなる。これにより、昇圧型チョッパ回路が構成されて、コンデンサ C_0 の充電電圧も上昇する。この動作を図3に示す。電源投入後、 t_0 までは昇降型チョッパ回路として動作しており、電源投入時の突入電流が無く、また、電源投入してから一定時間は、負荷1への供給電圧 E_0 を E_1 に下げることにより、負荷1への先行的な予熱時間を与える。そして、一定時間後、スイッチ手段SWを切り替えることで、昇圧型チョッパ回路を構成し、負荷1への供給電圧 E_0 を E_1 から E_2 に上昇させる。これにより、通常動作時は変換効率の良い昇圧型チョッパ回路として動作し、効率の良い回路を提供できるものである。

【0010】次に、負荷1がインバータ式の放電灯点灯回路である場合の回路構成を図4に示した。コンデンサ C_0 の両端には、トランジスタ Q_1 , Q_2 が直列に接続されており、各トランジスタ Q_1 , Q_2 にはそれぞれダイオード D_1 , D_2 が逆並列接続されている。一方のトランジスタ Q_1 のコレクタは、直流カット用のコンデンサ C_5 を介して放電灯5のフィラメントの一端に接続されている。トランジスタ Q_1 のエミッタは、電流トランスCTの1次巻線とバラスト用のインダクタ L_1 を介して放電灯5のフィラメントの他端に接続されている。放電灯5のフィラメントの非電源側端子間には、予熱電流を流すためのコンデンサ C_6 が並列接続されている。インダクタ L_1 とコンデンサ C_6 は直列共振回路を構成している。電流トランスCTの2次巻線は、それぞれ抵抗 R_1 , R_2 を介して、トランジスタ Q_1 , Q_2 のベース・エミッタ間に接続されている。これにより、トランジスタ Q_1 , Q_2 は自励駆動され、交互にオン／オフされて、負荷である放電灯5に高周波のエネルギーを供給する。

【0011】ここでは、切換手段SWの切換により上記インバータ回路への供給電圧を変えて、放電灯5の光出力を変化させることを目的としており、図5にその具体的なタイムチャートを示す。通常点灯(全点灯)時には、接点c-a間をオンとして、昇圧型のチョッパ回路構成とし、コンデンサ C_0 の電圧 E_0 を高い電圧 E_2 に設定する。また、光出力を絞った調光点灯時には、接点c-b間をオンとして、昇降型のチョッパ回路構成とし、コンデンサ C_0 の電圧 E_0 を低い電圧 E_1 に設定する。また、別の実施例として、接点c-b間がオンであるときに通常点灯状態とし、接点c-a間がオンであるときに光出力を増大させて高出力点灯とすることも可能である。

【0012】図6は本発明の他の実施例を示す。この回路はハーフブリッジ型のインバータ回路4を構成し、チョッパ回路3のスイッチング素子 Q_0 と、インバータ回路4のスイッチング素子 Q_0 , Q_1 を共用したものであり、切換手段SWにて接点a-b間をオンしたとき、図7に示すような動作を行う。つまり、スイッチング素子 Q_0 がオンのときには、交流電源ACからダイオードブリッジDBを介して電流 I_1 が図7の実線で示すように流れ、インダクタ L_0 にエネルギーを蓄える。また、ハーフブリッジ型のインバータ回路4の方では、コンデンサ C_2 を電源として共振電流 I_3 が図7の破線で示すように流れて、負荷1に電流を流す。その後、スイッチング素子 Q_0 がオフして、スイッチング素子 Q_1 がオンすると、チョッパ回路3では、インダクタ L_0 の充電エネルギーによりダイオード D_0 を介して、コンデンサ C_0 に充電電流 I_2 を流し、コンデンサ C_0 を充電する。また、この回路構成では、スイッチング素子 Q_0 のオン／オフにかかわらず、交流電源ACよりインダクタ L_0 、ダイオード D_0 、コンデンサ C_0 のループで電流 I_0 が流れてコンデンサ C_0 を充電している為に、コンデンサ C_0 は交流電源ACを整流平滑した電圧よりも必

ず高い電圧に充電されている。インバータ回路4では、スイッチング素子 Q_1 がオンのときは、コンデンサ C_1 を電源として、スイッチング素子 Q_1 、負荷1、コンデンサ C_1 のループで負荷1に共振電流 I_4 が流れる。以上のように、スイッチング素子 Q_0 をインバータ回路の素子として、また、チョッパ回路の素子として共用することにより、装置のコストダウン、小型化、制御回路の簡略化を図ったものである。

【0013】次に、切替回路SWの接点a-cをオンしたときは、図8に示すように、インダクタ L_0 、ダイオード D_0 、スイッチング素子 Q_0 、コンデンサ C_0 にて昇降圧型のチョッパ回路を構成し、また、スイッチング素子 Q_0 、ダイオード D_0 はハーフブリッジ型のインバータ回路の素子として共用される。つまり、主回路は昇降圧型のチョッパ回路とインバータ回路を共用した回路となる。その動作を簡単に説明すると、スイッチング素子 Q_0 がオンしたときには、チョッパ回路では、交流電源ACからダイオードブリッジDBを介して、インダクタ L_0 、スイッチング素子 Q_0 、ダイオードブリッジDBのループで電流 I_1 が流れ、インダクタ L_0 にエネルギーを充電し、また、インバータ回路では、コンデンサ C_2 、スイッチング素子 Q_0 、ダイオード D_2 、コンデンサ C_2 のループで負荷1に共振電流 I_3 を流す。次に、スイッチング素子 Q_0 がオフして、スイッチング素子 Q_1 がオンすると、チョッパ回路では、インダクタ L_0 に充電された励磁エネルギーにより、インダクタ L_0 、ダイオード D_0 、コンデンサ C_0 、接点a-c、インダクタ L_0 のループでチョッパ電流 I_2 が流れ、電解コンデンサ C_0 に電荷を充電する。この動作によって、コンデンサ C_0 への充電が行われるものである。

【0014】また、インバータ回路では、コンデンサ C_1 、スイッチング素子 Q_1 、負荷1、コンデンサ C_1 のループで共振電流 I_4 が流れて、負荷1にエネルギーを供給している。このように、スイッチング素子 Q_0 は、チョッパ回路とインバータ回路で共用されている。チョッパ回路は昇降圧型である為、交流電源ACの投入時の突入電流を低減できるという特徴を有している。この回路方式においても、切替回路の接点a-b間とa-c間の接続を切り換えることにより、インバータ回路の電源となるコンデンサ C_0 の電圧を切り換えることができ、電源投入時は接点a-c間がオンして、その後、接点a-b間がオンに切り換わることで、電源投入時には低い電圧を負荷1に供給し、その後、負荷1への供給電圧を上昇させることができるものである。

【0015】ところで、照明装置に使用されるチョッパ回路は、主に、安定的な直流電圧の供給と、入力電流歪低減のために用いられる。接続された負荷が変動したり、チョッパ回路への電源入力が入力電流歪が変動した場合などに、チョッパ回路からの出力も変動し、また入力電流歪率も変動してしまう。そこで、一般にはチョッパ回路のスイッチングを制御しているIC出力のデューティ制御等によりこの課題を克服している。しかし、上記負荷の変動等に対して制御回路のみによって、入力電流歪率を低減し、さらに、出力電圧を一定にしつつ、入力電流歪率が改善された良好な値を維持することは非常に困難となってくる。

【0016】一般のチョッパ回路の動作では、図17に示すように、商用電源ACからの交流電流をダイオードブリッジDBにて脈波電圧に変換し、スイッチング素子がONのとき、インダクタ L_0 に $E = L_0 \times I_p^2 / 2$ の電磁エネルギーが蓄えられる。ここで、 I_p はインダクタ L_0 に流れる電流のピーク値である。スイッチング素子がOFFされると、前記エネルギーEによる誘起電圧と商用電源の電流が重畳されて、ダイオード D_0 を通して電解コンデンサ C_0 に商用電源ACの電圧よりも高い電圧が得られる。このコンデンサ C_0 を直流電源として、負荷1に昇圧された電圧を持つ電力が供給される。ここで、インダクタ L_0 に蓄えられるエネルギーは、インダクタ L_0 の値とインダクタ L_0 を流れる電流 I_p の2乗の積になっている。電流 I_p は $e / \omega L_0$ であり、インダクタ L_0 のインピーダンス ωL_0 が小さいほど大きくなる。よって、周波数 f を一定とした場合、インダクタ L_0 の値が小さいほど、図10に示すように、エネルギーは大きくなる。しかしながら、インダクタ L_0 の値を余り小さくすると、インダクタ L_0 が磁気飽和してしまうため、その点は考慮に入れなくてはならない。そして、全高調波入力歪を低減するために、全波整流された脈波電圧を約20kHz以上の周波数で全周期にわたりスイッチングする。このときの入力電流波形は各スイッチング電流の各周期ごとの平均値となり、入力された電流とほぼ同じ正弦波状となる。この入力電流歪率の改善とは、基本周波数(商用周波数60/50Hz)に含まれている高調波成分の割合を低減することであり、単一周波数(60/50Hz)の入力電圧 $V_s(t)$ を、入力電流 $I_s(t)$ の波形と一致させてやれば良い。

【0017】スイッチング素子のON時間を t_1 、OFF時間を t_2 、周期を $T (= t_1 + t_2)$ とすると、入力電流は $I_s(t) = V_s(t) \times (t_{12} + t_1 t_2 + t_{22}) / 2L_0 \times T - V_0 \times t_{22} / 2L_0 \times T$ となる。この式の第1項を見ると、 $I_s(t)$ は $V_s(t)$ に比例するため、第1項の分母の L_0 と t_1 及び t_2 を変えることにより、入力電流歪率の改善が可能であることが分

かる。

【0018】すなわち、理想的には $t_{12} + t_1 \times t_2 + t_{22} = 2L_0 \times T$ のときに、入力電流歪率が最低となる。また、例えば負荷が放電灯の場合において、光出力が50%となるように連続的に出力を可変とする調光装置において、光出力が100%のときの入力電流を i とすると、光出力が50%のときは回路の効率が全く同等の場合、ほぼ $i/2$ となる。入力電流 i_{in} を $1/2$ にするためには、インダクタ L_0 を2倍にする必要がある。つまり、負荷が $1/2$ になったときに、最も良い入力電流歪率を得るためには、インダクタ L_0 を可変とする必要がある。よって入力電流歪率を低減し、さらに負荷変動に対して出力電圧を一定にしつつ、入力電流歪率が改善された良好な値を維持するにはインダクタ L_0 を可変とすることが不可欠である。

【0019】上述のように、チョッパ回路は入力電流歪率の低減や出力の安定化を目指すものであるが、チョッパ回路に接続された負荷の変動や、チョッパ回路への入力電源の変化等により出力が不安定となったり、入力電流歪率も大きくなっていく。特に、放電灯のように始動時、予熱時、さらには無負荷時、エミレス時というように、負荷の状態が変化して行く場合、入力電流歪率を常に低く抑えることや、それぞれの状態に適したチョッパ出力を得ることは通常のデューティ制御のみでは極めて困難である。よって、デューティ制御のみならず、チョッパ回路の構成要素としてのインダクタ L_0 の値を適時変えることにより、電源としての信頼性を上げることが望まれる。

【0020】図9はチョッパ回路のインダクタ L_0 の値を可変とした実施例を示している。また、図10及び図11は本実施例の動作説明図である。本実施例では、インダクタ L_0 に中間タップを設けて、スイッチング素子 Sa 及び Sb によりインダクタ L_0 の値を可変としたものである。コンデンサ C_0 の電圧、つまり、チョッパ出力を変えるには、インダクタ L_0 の値を変えてやれば良い。そこで、負荷の変動や電源環境またはスイッチング素子 Sc の動作状態に対応して、制御回路2の出力A、Bにより、スイッチング素子 Sa 、 Sb を制御して、インダクタ L_0 の値を変化させる。インダクタ L_0 のタップ数を多くして、さらに多段階にインダクタ L_0 の値を変化させれば、多種の状況にも対応可能となる。

【0021】上述のように、入力電流歪率の改善にはデューティ制御を行うと共に、インダクタ L_0 の値を可変とし、入力電流 $i_s(t)$ と入力電圧 $V_s(t)$ の波形を一致させることが必要である。そこで、本実施例では、負荷の状態が変動したときに、入力電流歪率が増大することを防ぐため、インダクタ L_0 の値を積極的に可変とし、低負荷時にはインダクタ L_0 を大きい方向に、過負荷時にはインダクタ L_0 を小さい方向に変化させるように、制御回路2の出力A及びBにより、スイッチング素子 Sa 、 Sb をオン／オフ制御する。ここで、スイッチング素子 Sa と Sb は同時にオンさせることがないように制御する必要がある。理由としては、スイッチング素子 Sa と Sb を同時にオンさせると、インダクタ L_0 の電磁エネルギーが短絡電流に変わり、スイッチング素子 Sa と Sb を破壊したり、インダクタ L_0 の発熱や発煙を招く恐れがあるからである。

【0022】本実施例では、スイッチング素子 Sc のオン時間 t_1 、オフ時間 t_2 を一定にすることを前提としているが、インダクタ L_0 を可変とすると共に、スイッチング素子 Sc のオン時間 t_1 やオフ時間 t_2 も可変とすれば、これらの組合せにより、更に入力電流歪率の改善が可能であることは明白である。図11(a)、(b)の波形図を参照しても、インダクタ L_0 を可変とすることで入力電流歪率が変化することは明らかである。また、図12の実施例は、中間タップを有する可変インダクタに代えて、インダクタ L_0 の2次側に制御巻線 L_2 を設けて可変抵抗 VR を接続し、自励式の可変インダクタを構成したものである。

【0023】図13は他の実施例を示す。この実施例においては、交流電源ACとダイオードブリッジDBの間に絶縁トランス Tf_1 を介在させているものであり、その1次巻線 n_1 と2次巻線 n_2 の昇降圧比によってダイオードブリッジDBに供給される電圧が決定される。そこで、絶縁トランス Tf_1 の2次側に中間タップを設け、制御回路2の出力DとEによりスイッチング素子 Sd と Se をON／OFF制御することにより、昇降圧比を可変とする。本実施例においても、スイッチング素子 Sd と Se は同時オンしないように制御されるものである。絶縁トランス Tf_1 の入力電力は $Win = t_1 \times V_s^2(t) / 2L_0$ で与えられ、スイッチング素子 Sc のオン時間 t_1 が一定ならば、入力電力 Win に変動が生じて、インダクタ L_0 を可変とすることにより、入力電圧 $V_s(t)$ が一定に保たれ、入力電流歪率は一定に保たれる。この入力電力 Win の変動を検出するための検出回路を、絶縁トランス Tf_1 の2次側とダイオードブリッジDB間に設ければ、自動制御により絶縁トランス Tf_1 とインダクタ L_0 の最適な組合せを実現することも可

能である。また、入力電圧 $V_s(t)$ の値のみを大きくすることで、負荷1への供給電圧を大きくすることも可能である。

【0024】図14はさらに他の実施例である。この回路は、インバータ回路4と負荷1の間の直列共振回路のインダクタ L_1 を可変としたものである。チョッパ回路3は図9と同様の可変インダクタ方式の昇圧チョッパ回路であり、制御回路2からの出力A～Cにより制御されている。また、インバータ回路4については、ハーフブリッジ、フルブリッジ、一石式など任意の回路方式を用いることができ、インバータのスイッチング制御方式についても自励式、他励式を問わない。このインバータ回路4は制御回路2からの出力Hにより出力を可変とされている。インバータ回路4の出力は、インダクタ L_1 とコンデンサ C_0 よりなる直列共振回路の共振作用により昇圧され、負荷1に加える電圧を高くするように構成されている。この直列共振回路のバラスト用のインダクタ L_1 を部分短絡することにより、負荷1が変化したとき、例えば、負荷1が放電灯の場合、始動時、通常点灯時、無負荷時、エミレス時において、それぞれ負荷1の大きさが変化するが、このとき、直列共振回路のインダクタ L_1 を変化させてやることで、その負荷状態に適した共振電圧を供給することが可能である。また、チョッパ回路3のインダクタを可変とすることにより、入力電流歪率を改善すると共に、インバータ回路4の電源を安定化することが可能である。

【0025】図15は別の実施例である。本実施例の特徴は、インバータ回路4の出力側の直列共振回路と負荷3との間を絶縁トランス Tf_2 により分離し、その1次側に中点タップを設け、制御回路2の出力D及びEにてスイッチング素子 S_d 、 S_e をオン／オフし、絶縁トランス Tf_2 の巻数比を変えて、負荷1への電圧供給を図14の実施例よりも効率良く行えるようにしたものである。その他の構成及び動作については、図14の実施例と同様である。

【0026】図16はさらに別の実施例である。本実施例のインバータ回路は、ハーフブリッジ式の自励他励型の制御方式を用いている。負荷は放電灯5であり、絶縁トランス Tf_2 にて、インバータ回路からは絶縁されている。放電灯5の始動時には、出力F及びGにより、LC共振が大きく働くようにスイッチング素子 S_f 、 S_g を切り替えて、放電灯5を点灯させる。放電灯5が点灯した後、放電灯5の電圧降下が生ずるので、共振周波数が下がり、安定な且つ定常点灯するのに十分な電圧及び電力を放電灯5に与えるように、制御回路2の出力F及びGにより、スイッチング素子 S_f 、 S_g を切り替えてインバータ回路のインダクタ L_1 の値を切り替える。また、無負荷等の状態では、トランス Tf_2 の1次側に並列に設けられた検出回路6によって得られる検出信号が制御回路2に入力されて、制御回路2の出力Hが停止し、インバータ回路を停止させる。また、制御回路2の出力A及びBによりスイッチング素子 S_a 、 S_b を切り替えて、無負荷時に生じる入力電流歪率の変動を低減させる方向にチョッパ回路のインダクタ L_0 を切り替えるものである。

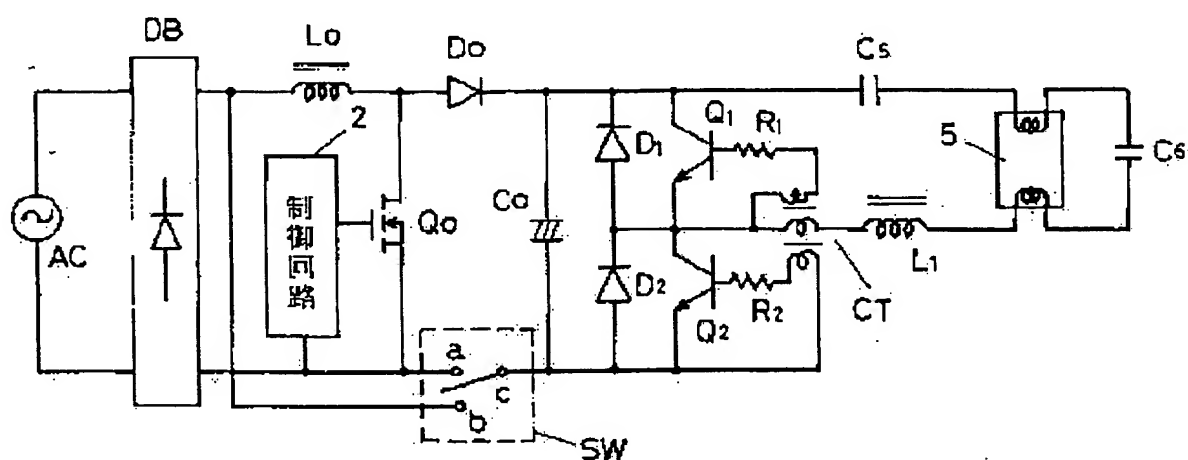
【0027】

【発明の効果】請求項1記載の発明では、スイッチング電源回路を構成するインダクタとスイッチング素子、ダイオード及び平滑用コンデンサをそれぞれ備える1つのDC-DCコンバータ回路でありながら、切換手段により昇圧型チョッパ回路と昇降圧型チョッパ回路のいずれの動作も実現できるので、例えば、電源投入時には昇降圧型チョッパ回路として動作させることにより突入電流を低減でき、電源投入時から所定時間の経過後は昇圧型チョッパ回路として動作させることにより、効率的な電力供給が可能となるものである。また、負荷が放電灯である場合には、調光出力時には昇降圧型チョッパ回路として動作させて、定常出力時には昇圧型チョッパ回路として動作させたり、あるいは、高出力時には昇圧型チョッパ回路として動作させて、定常出力時には昇降圧型チョッパ回路として動作させることにより、広範囲にわたり安定した直流電圧出力を実現できるものである。さらに、チョッパ回路の負荷として一對のスイッチング素子と一對の逆並列ダイオードを備えるハーフブリッジ型インバータ回路を構成し、チョッパ回路を構成するスイッチング素子とダイオードをハーフブリッジ型インバータの一方のスイッチング素子及びダイオードとして兼用すれば、装置のコストダウン、小型化、制御回路等の簡略化が図れるものである。また、請求項7記載の発明のように、チョッパ回路のインダクタ値を可変とすることにより、電源変動や負荷変動に対して、チョッパ回路の出力電圧を安定化すると共に、入力電流歪率を低減することが可能である。さらに、チョッパ回路のインダクタのほかにも、インバータ回路のバラスト用のインダクタの値や、電源側又は負荷側の絶縁トランスの巻数比を可変とすることにより、電源変動や負荷変動に対して、安定した動作と入力電流歪率の低減効果が得られるものである。

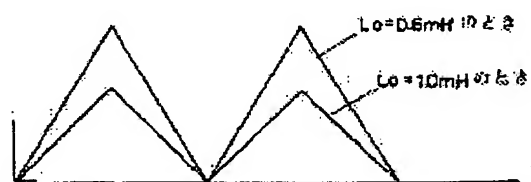
【図面の簡単な説明】

【図18】従来の昇降圧型チョッパ回路の回路図である。

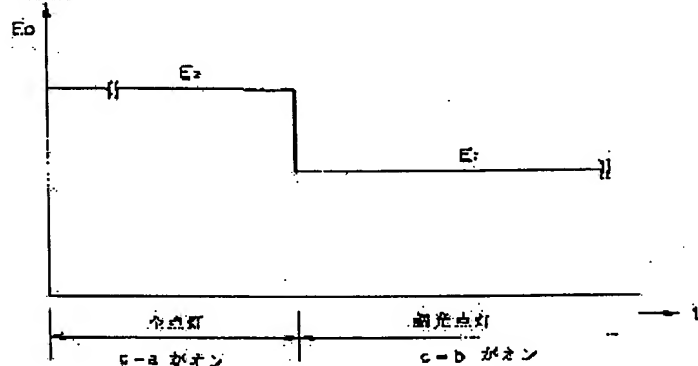
SW 切换手段



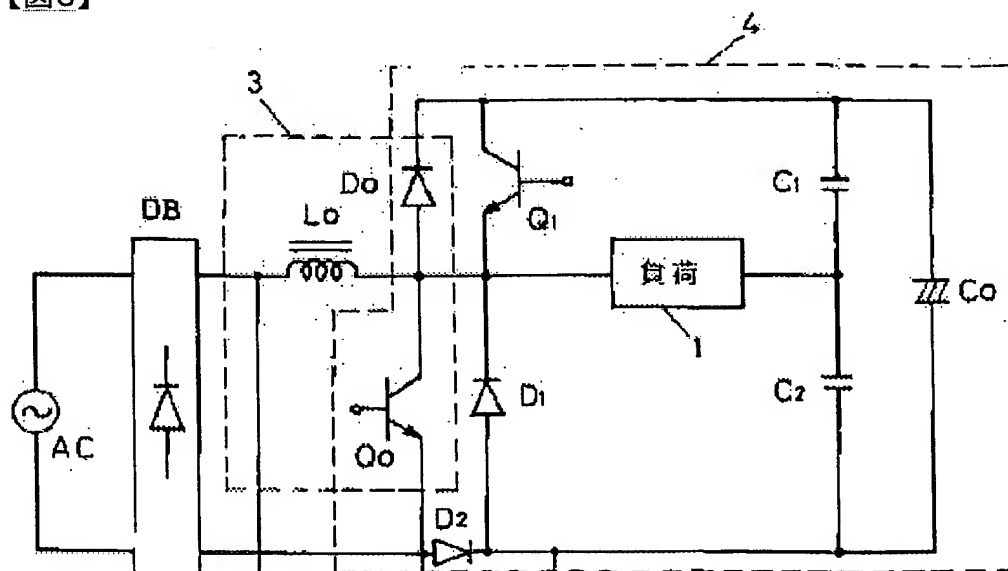
【图10】

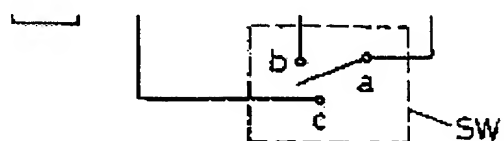


【図5】

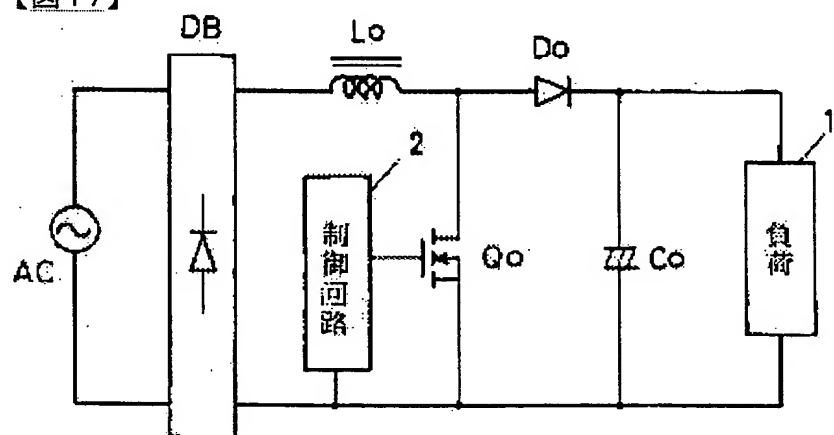


【图6】

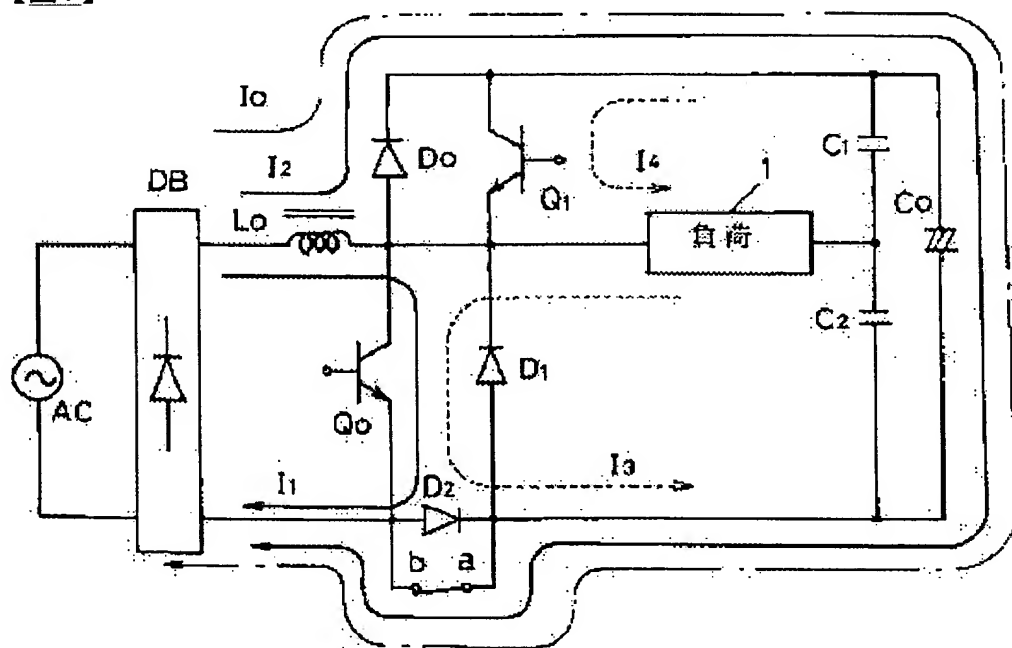




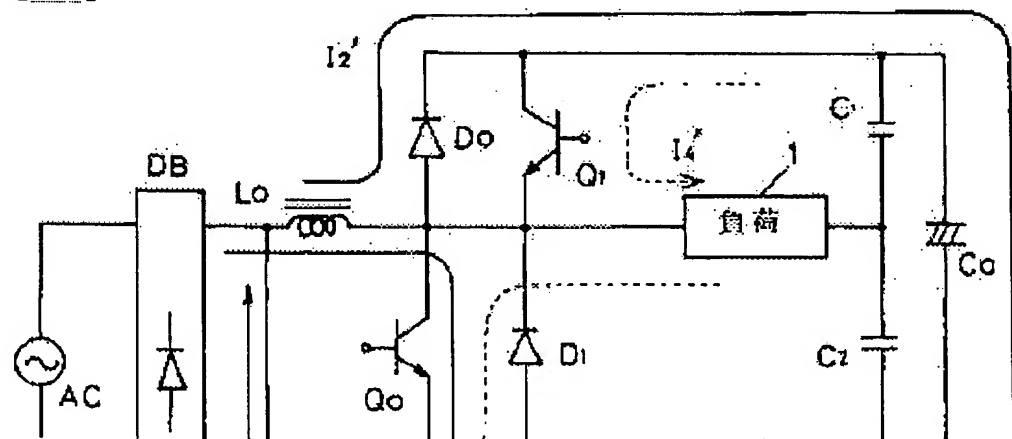
【図17】

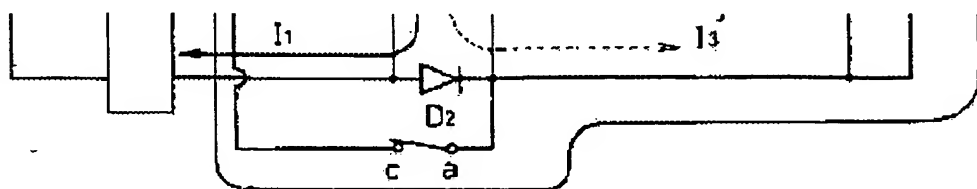


【図7】

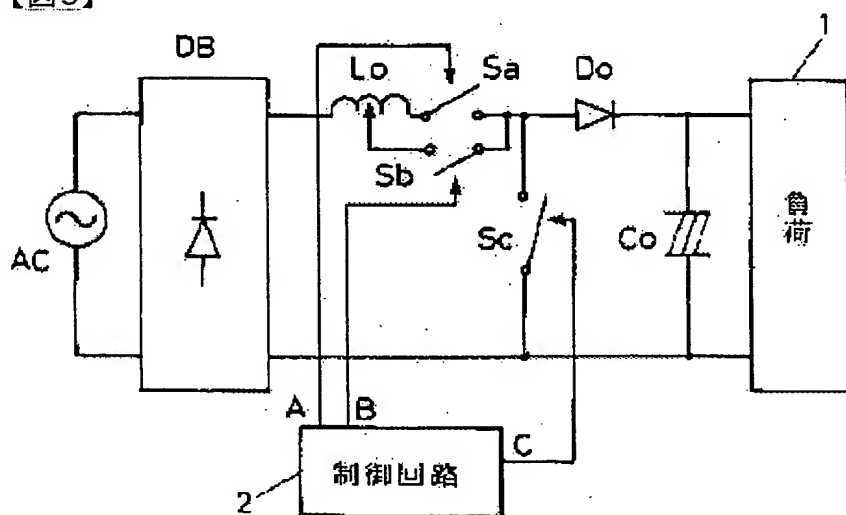


【図8】

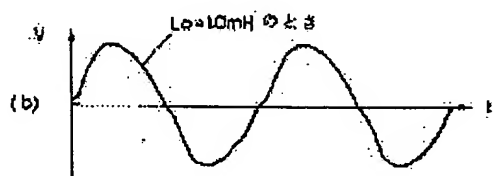
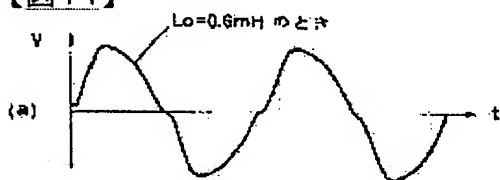




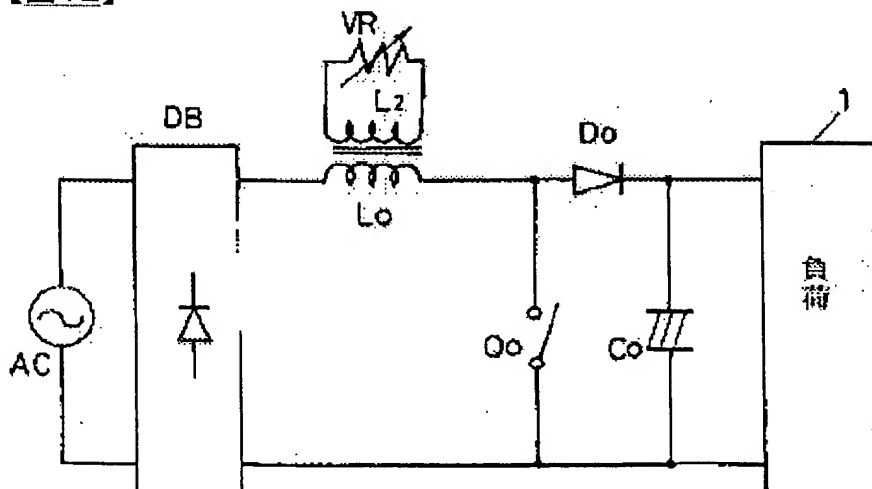
【図9】

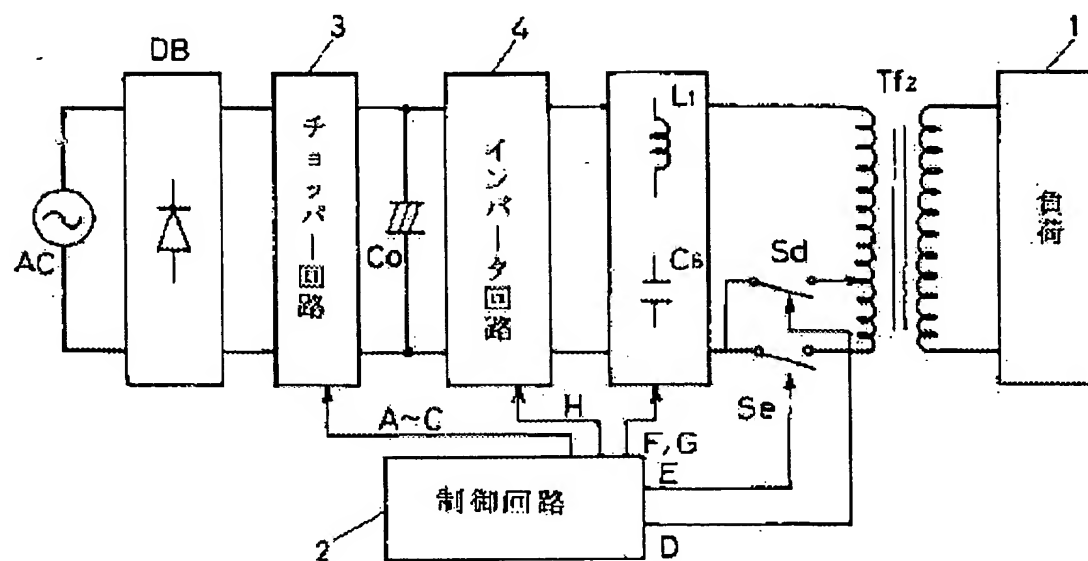


【図11】



【図12】





【図16】

